

DÜNNWAFER-TECHNOLOGIE

# IGBTs neu definiert

Eine neue IGBT-Familie auf Basis eines Dünnyafer-Prozesses weist sehr geringe Schaltverluste und eine sehr hohe Schaltfrequenz auf. Hersteller Microsemi (vormals APT) verfügt über eine breite Inhouse-Palette von Prozessen für Hochspannungs-Halbleiter und kann so schnell auf Marktanforderungen reagieren.

WOLFGANG KNITTERSCHEID

Heute stellen IGBT-Module (Planar Insulated Gate Bipolar Transistor) für Anwendungen wie beispielsweise Frequenzrichter/Inverter sozusagen das Standardbauteil dar. Die ersten IGBT-Module kamen in der zweiten Hälfte der 80er-Jahre auf den Markt und entwickelten sich in Verbindung mit Freilaufdioden schnell zu einem der wichtigsten Leistungshalbleiter. Ende 1999 führten die Halbleiterhersteller dann die ersten »Trench Gate«-IGBT-Module in die Massenfertigung über. Diese Trench-Gate-IGBTs zeigen sehr gute elektrische Eigenschaften, da ihr On-Widerstand durch Wegfall des JFET-Widerstands an der Oberfläche des MOSFET-Teils des IGBT sehr niedrig ist. IGBTs unterscheidet man in »Punch-Through«- und »Non-Punch-Through«-Typen. Der Unterschied liegt in der Struktur der Schichten und im Dotierungsprofil. Beides hat einen Einfluss auf das Schaltverhalten sowohl beim harten als auch beim resonanten Schalten.

So ist das Ausschaltverhalten des Non-Punch-Through-IGBT (NPT-IGBT) gekennzeichnet durch einen relativ langen, aber in der Amplitude niedrigen »Tailcurrent« (Schweifstrom oder Schwanzstrom), der auch beim resonanten Schalten noch nennenswerte Verluste verursachen kann. Demgegenüber besitzen Punch-Through-IGBTs (PT-IGBTs) einen in der Amplitude höheren, jedoch kürzeren Tailcurrent, der beim entlasteten Schalten eine deutliche Verringerung der Verluste zulässt. PT-Typen lassen sich nicht einfach parallelschalten. Ist eine Parallelschaltung zur Erhöhung der Stromtragfähigkeit erforderlich, greift man auf NPT-Typen zurück, die wie MOSFETs einen positiven Temperaturkoeffizienten haben und einfach parallel zu schalten sind. Ein weiterer Nachteil der Punch-Through-Typen ist deren begrenzte Kurzschlussfähigkeit und ihr schwer kontrollierbares Einschaltverhalten bei tiefen Betriebstemperaturen von -20 °C bis -55 °C. Weitere Fortschritte gab es im Laufe der IGBT-Entwicklung durch die Optimie-

rung der Ladungsträgerverteilung in der N-Schicht bei den »Injection Enhanced Gate Bipolar Transistor«-Typen (IEGT) oder bei der »Carrier Stored Trench Gate Bipolar Transistor«-Technologie (CSTBT). Verglichen mit konventionellen Trench-Gate-PT-IGBTs haben die CSTBT eine geringere Gateladung und braucht daher weniger Treiberleistung. CSTBT führten ab 2003 zu einer verbesserten IGBT-Leistung in vielen Anwendungen, besonders aber in Stromversorgungen mit hohen Schaltfrequenzen. CSTBT kombinieren eine »Light Punch Through«-Technologie (LPT) mit optimierten Fertigungsprozessen und bieten eine geringe Sättigungsspannung, niedrige Ausschaltverluste und eine stabile SOA (Safe Operation Area). Nach Planar-, Trench- und schließlich »CSTBT«-Technologie (Carrier Stored Trench Bipolar Transistor) ist nun bei einem IGBT-Hersteller »Advanced CSTBT« angesagt. Ein anderer Hersteller promotet den so genannten »RB-IGBT« (Reverse Blocking NPT IGBT) mit seiner besonderen »Reverse Blocking«-Eigenschaft. Auch werben die Hersteller mit der »x-ten Generation« ihrer Technologie, dies ist für den Entwickler allerdings wenig hilfreich und eher verwirrend (siehe Kasten). Die ersten IGBTs waren verhältnismäßig dick, das änderte sich mit der Einführung des »Field-Stop

Layers« (FS-IGBT oder SPT-IGBT). Dieser Wechsel brachte zum Beispiel niedrigere statische und dynamische Verluste und eine mit +150 °C um bis zu 25 °C höhere maximale Sperrschichttemperatur. Einen Paradigmenwechsel stellte die breite Anwendung der Dünnyafer-Technologie seit etwa 2002 dar (im Automobilbereich schon länger), die bei niedrigeren Kosten auch zu technischen Vorteilen führte: verbesserte Dotierung und dichteres Packen der Trench-Gates führen zu kürzeren Schaltzeiten, reduziertem Rauschen, 20% weniger Verlustleistung, 23% niedrigerer Sättigungsspannung und einer insgesamt um 30% verbesserten thermischen Performance.

Dünne Wafer

Microsemi führte im Mai diesen Jahres eine neue Generation an 1200-V-IGBTs (NPT) in den Markt ein. Für die neue IGBT-Familie kommt Microsemis »Power MOS 8«-Technologie zum Einsatz, eine NPT-Dünnyafer-Technologie mit 90 µm bis 100 µm dünnen Silizium-Wafern für die 600-V-Typen bzw. 230 µm bis 240 µm dünnen Si-Wafern für die 1200-V-Typen. Wichtig dabei ist nicht die absolute Dicke, sondern die auf 2 µm genaue Herstellungsmethode, die reproduzierbare Werte für die On-Spannung und die Schaltgeschwindigkeit sicherstellt, und damit laut Hersteller die Variation der Werte von Bauteil zu Bauteil so gut wie eliminiert. Künftige FS-IGBTs wird Microsemi mit Dicken von 60 µm bis 80 µm (600-V-Typen) bzw. 150 µm bis 170 µm (1200-V-Typen) herstellen. Dünnyafer-Module des Unternehmens bieten eine wesentlich verringerte Chiptemperatur und eine verbesserte Wärmeabfuhr. Der kalkulierte thermische Widerstand  $R_{th}$  für z.B. 40 A und 85 A ist 0,25 K/W bzw. 0,13 K/W (TO-247 Max oder TO-264). Hier macht sich der kürzere Weg von der Sperrschicht zum Leadframe positiv bemerkbar. Weiteres Merkmal des Power-MOS-8-Prozesses sind die laut Hersteller um mindestens 20% niedrigeren Schalt- und Leitungsverluste im Vergleich zu Konkurrenzprodukten. Aufgrund ihrer geringen Höhe lassen sich die Halbleiter in entsprechend

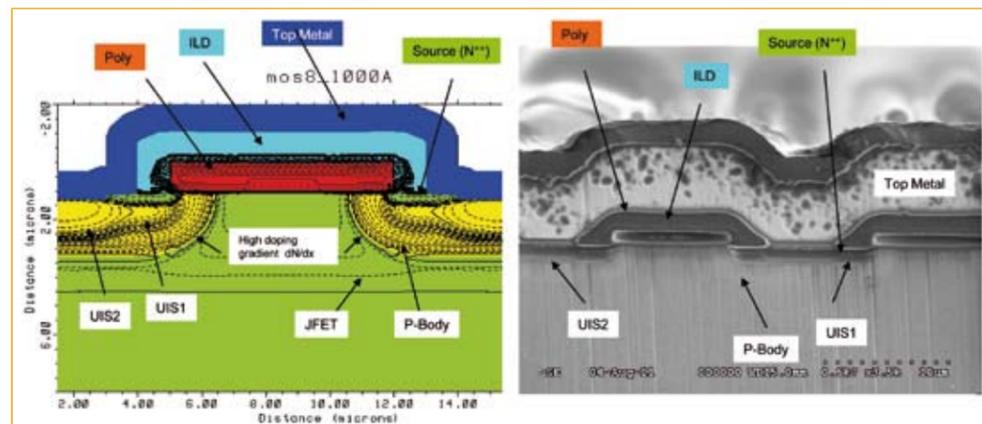


Bild 1: Querschnitt durch die »MOS 8 NPT«-Dünnyafer-Technologie

(Bild: Microsemi)

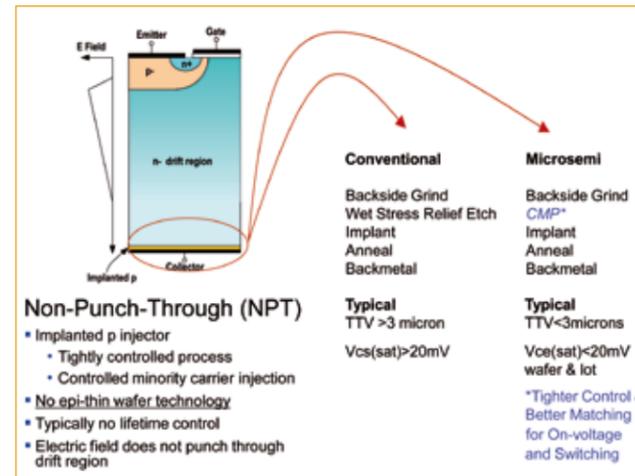


Bild 2: Vergleich der NPT-Technologie von Microsemi mit konventioneller NPT-Technologie (Bild: Microsemi)

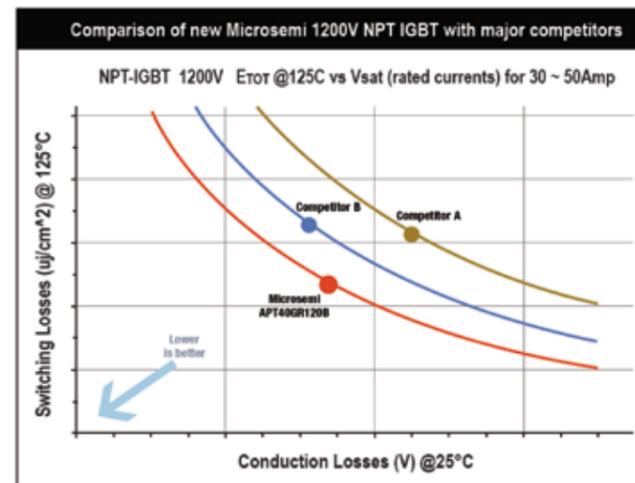


Bild 3: Schalt- und Leitungsverluste des in MOS-8-NPT-Technologie hergestellten IGBTs »APT40GR120B« bei 30 A bis 50 A im Vergleich mit Wettbewerbstechologien (Bild: Microsemi)

niedrigen Gehäusen mit je nach Typ nur 12 mm bzw. 17 mm Höhe unterbringen. Andererseits sind die dünnen Siliziumscheiben besonders bruchempfindlich und erfordern nicht nur im Backend den Einsatz spezieller Handling-Systeme, die Microsemi selbst entwickelt hat. Da IGBTs jedoch meist auf 6-Zoll-Dünnyafern gefertigt werden, ist das Handling gegenüber der Fertigung von 8-Zoll-MOSFET-Wafern weniger kritisch.

Microsemi hat Zugriff auf eine Vielzahl von Halbleiterprozessen: »Power MOS 7« und »Power MOS 8« in Punch-Through-Technologie sowie in Non-Punch-Through- und Field-Stop-Technologie der schnelle »Thunderbolt«-Prozess (Thunderbolt H5 für schnelles Schalten) sowie »MOS 8 NPT« und »Fast NPT«. Damit erreicht der Hersteller bei den 600-V-Typen Schaltfrequenzen bis 120 kHz (hart schaltend) und bei den 1200-V-Typen derzeit bis 60 kHz.

Der »Power MOS 8«-Prozess

Zu den wesentlichen Merkmalen der neuen NPT-Dünnyafer-Generation in MOS 8 zählen:

- Deutlich verringerte Gateladung (Qg) und damit schnelleres Schalten im Vergleich zum Wettbewerb,
- Hartes Schalten bis 110 kHz für hocheffiziente Leistungswandlung,
- Vereinfachte Parallelschaltung (Positiver Temperaturkoeffizient von  $V_{cesat}$ ) zur Erhöhung der Zuverlässigkeit in Hochleistungsanwendungen,
- Erhöhte Kurzschlussfestigkeit für zuverlässigen Betrieb in Applikationen, die Kurzschlussfestigkeit verlangen.

Bild 1 zeigt rechts den Querschnitt durch die in MOS 8 gefertigten NPT-Dünnyafer-IGBTs mit optimierter Gatebreite und Dotierung des JFET für einen möglichst niedrigen RDS(on). Außerdem vergrößerten die Prozessentwickler den für induktive Lasten wichtigen »UIS1«-aktiven Arbeitsbereich (Avalanche-Energie) und platzierten ihn direkt unter der Source. Der kontextbezogene Begriff UIS (Unclamped Inductive Switching) beschreibt, wie ein MOSFET die Energie im Avalanche-Betrieb verkraftet, und wird auch verwendet, um eine Schaltung zu definieren, die eine induktive Last ohne Drainclamping treibt. Zudem unterdrückten Ingenieure den Einfluss des parasitären NPN-Bipolartransistors und platzierten »UIS2« in der Kontaktdurchführung für einen möglichst niedrigen Kontaktwiderstand der Bodydiode (Bild 1). Aus der Grafik links in Bild 1 sind die Abmessungen ersichtlich. Einen Vergleich der NPT-Technologie von Microsemi mit konventioneller NPT-Technologie zeigt Bild 2. Ein wesentlicher Un-

W. KNITTERSCHEID

ist Inhaber und Applikationsingenieur bei Eurocomp Elektronik

terschied ist die Anwendung der »Chemical-Mechanical Planarization« (CMP) anstelle von Nassätzprozessen zu Planarisierung der Dielektrikumschichten. Bild 3 zeigt die Schalt- und Leitungsverluste des in MOS-8-NPT-Technologie hergestellten IGBTs »APT40GR120B« bei 30 A bis 50 A verglichen mit Technologien zweier Mitbewerber.

Breites Produktspektrum

Seit der Fachmesse PCIM 2012 sind mit den 40-A-Typen »APT40GR120B«, »APT40GR120S« und »APT40GR120B2D30« die ersten IGBTs der neuen Generation lieferbar - einzeln oder auch zusammen mit Microsemi-FRED- oder Siliziumkarbid-Schottkydioden, um die Produktentwicklung und Fertigung zu vereinfachen. Der APT40GR120B ist im TO-247-Gehäuse verfügbar, der APT40GR120S ist im »D3 PAK«-SMD-Gehäuse untergebracht, und der APT40GR120B2D30 ist zusammen mit einer anti-parallelen, ultraschnellen Recoverydiode für bis zu 30 A im »T-MAX«-Gehäuse eingebaut. Die Diode ist in Microsemis DQ-Generation gefertigt, mit niedrigen Schaltverlusten durch geringe Avalancheenergie. Demnächst werden laut Hersteller die 85-A-Typen »APT85GR120« (B2/LJ) und »APT85GR120JD60« (mit Diode) erhältlich sein. Neben den genannten Anwendungen zielen die Bauteile auf Applikationen wie Schweißgeräte, Inverter allgemein und USVs sowie Schaltnetzteile. (cg)

Microsemi / Eurocomp Elektronik

Telefon: 0 60 32 93 08 33  
www.eurocomp.de